



日本で発展したセラミックパッケージ技術

村上 元 (元(株)日立製作所武蔵工場)



1. はじめに

筆者は、1967年(昭和42年)大学卒業と同時に(株)日立製作所に入社し、半導体事業を推進していた武蔵工場に配属となった。部署は、米国RCA社から半導体関連技術を導入していたICの設計及び製造技術立上げを担うIC開発部で、ICパッケージ係であった。係長の庵地孝彦氏、鶴田忠久氏、金子周二氏の3名が製造プロセス開発を担当しており、パッケージの設計を担当することになり、入社一年生で大仕事を任されたのであった。この当時のICの端子数は8~10ピン程度のキャンタイプが主体であったが、素子集積度の向上に従い、端子数が多いパッケージが要請されつつあり、米国RCA社が開発していた積層セラミックパッケージ技術を含むIC製造設計技術を、日立製作所は1965年に導入契約し技術開発を行っていた。最初に、パッケージ外形として14ピンのフラットパッケージ(FC)と、16ピンDIL(Dual In Line)型を設計することになった。

電卓用MOS ICやLSI素子の発展と共に、多ピンパッケージ設計製造技術は日本が世界をリードしてきた。積層セラミックパッケージ関係技術の開発過程を報告する。

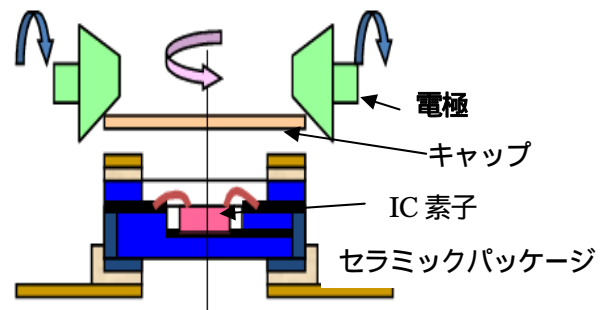
2. 積層セラミックパッケージ材料・プロセスの開発

積層セラミックパッケージ製造に必要な材料は、RCA社の技術書に記載されていたが、セラミックパッケージには、絶縁体を形成するアルミナの他クレイやタルクなどのセラミック材料、セラミック基板に導体を形成する高温焼成用導体粉末材料、焼成前に粉体材料を繋ぎ止める有機バインダーや粉体を混練する溶剤など多くの材料や薬品が必要となる。焼成されたセラミック基板にニッケルメッキを施す方法、金属端子となるコパール(Fe-Ni Co合金)材料・コパール材料とセラミック材料を接続させる銀錫(Ag Sn 共晶材料)、金属部への高品質のNi-Auめっきする材料、IC組立時のダイボンディング用金箔材料・ワイヤーボンディングのアルミ線材料、IC組立後の封止キャップ材料と溶着性に優れたNi-P(ニッケルリン)めっきなど多種の材料を購入するため、国内外のメーカーと相談しながらの材料を調達した。図1に積層セラミックパッケージ製造プロセスと設計したパッケージの断面模式図を示す。

材料混練: $Al_2O_3, SiO_2, MgO, B_2O_5$ など
グリーンシート作成: 0.3~0.5 mm厚 ドクターブレード (キャスト装置)
スクリーン印刷: MoMn, Wなどの粉末
デバイス穴あけ・ビア穴加工: プレス加工
ビア穴導通印刷: スクリーン印刷
積層ラミネート: ホットプレス (150°C)
個片化: プレス加工
焼成: 1600°C、還元ガス雰囲気 (寸法収縮15%~20%)
Niメッキ: パレル電気メッキ(釘・ボール混合)
金属部品溶着: 銀蠟付(共晶温度780°C) 還元ガス雰囲気、部品固定カーボン治具使用
Ni-Auメッキ: 電気メッキ(Auメッキ厚1µm)
気密試験: Heリークディテクター



1) 積層セラミックパッケージ製造プロセス



2) IC組立後シーム溶接封止概略図

図1 積層セラミックパッケージ工程概要とシーム溶接封止

3. 日本最初の FPC14&DIL16 の開発

日立最初の IC 素子は、チップサイズ 1mm 程度の大型電子計算機用であった。この IC を搭載するパッケージは、リードピッチ 1.27mm の 14 ピンフラットパック (FC) 型と、リードピッチ 2.54 mm のピン挿入型 DIL (Dual In Line) 16 ピンを同時に設計した。

図 2 に日本で最初に開発した FPC14、図 3 に DIL16 の外観写真を示す。



図2 FPC14



図3 DIL16

焼成前の生の状態をグリーンシート呼び、グリーンシートの厚みは、約 0.5 mm の厚みで大きさ 90mm のサイズとして、シート当たり多数個のパッケージを配置するレイアウトとした。グリーンシートには、積層工程での合わせ基準の穴をプレスで穴明けした。グリーンシートの組成は、アルミナ・タルク・クレイなどの無機材料粉末をブチラールや屈曲性を与える有機材料などをボールミルに投入し、ボールミルを回転させながら材料の均一化を図るとともに、粘度などを調整しスラリー状にした。このスラリーを耐熱性の高いマイラー紙の上に、ドクターブレード方式で厚みを調整しながら広げ、150 で溶剤を乾燥させ弾力性の高い生セラミックシートにした。この装置をキャスト装置と呼び、社内の生産技術部と相談しながら設計したものをを用いた。パッケージ本体はグリーンシート 3 枚で構成され、トップシート・ミドルシート・ボトムシートの 3 層構成とした。トップシートには封止リング取付用パターンを印刷し、ミドルシートには IC 素子の Bonding Pad との細線接続用端子配線、ボトムシート表面には Die Bonding 用と裏面には金属端子接合用パッドを印刷した。印刷後にトップシートには Bonding 接続配線パッド穴、ミドルシートにはダイボンド用素子搭載穴とスルーホール接合用穴、ボトムシートにはスルーホール接合穴をプレス成型で穴明けした。各シートへの印刷用のインクは、モリブデン (Mo) とマンガン (Mn) の微粉末を溶剤に分散させ、印刷精度を高めた粘度コントロール (チクソ性) 対応インクを自家製造して使用した。グリーンシートへの印刷にはスクリーン印刷機を自家製造して用いた。約 0.5 mm

のスルーホール穴の内壁面には、インクが流れ落ちやすいように真空引きしながらスクリーン印刷する方法を採用した。これらの印刷機やプレス金型なども生産技術部や外部メーカーに協力を仰ぎながら製作した。

印刷後インク溶剤を乾燥させてから 3 枚をホットプレス約 75 kg/cm² の圧力と約 150 の温度で約 30 分かけて樹脂を硬化反応させて積層接着させた後、プレス金型で 1 個に分割し、それを 1600 で約 8 時間の還元連続焼成してセラミックを焼き固めた。この焼成工程でセラミックスは約 15% 程度収縮するので、グリーンシートへの印刷パターンや打ち抜き金型のパターンは、収縮分を考慮して設計する必要がある。この収縮率や焼き上がり状態は、素材の混合比や焼成条件などによって大きく異なるので、その条件出しに苦心した。

特に、パッケージの形状は凹状であることや導体材料の線膨張係数差により、Die Bonding 部 Wire Bonding 部が盛り上がり、全体が歪むなど、焼成後のパッケージの平坦化に苦労させられた。

焼成後のセラミックの胴体部には、バレル法による電気 Ni メッキを 4 μm 程度施した。この工程で導体パターンは、電気的に絶縁された状態にあるため、電氣的導通の確率を高めるために、パチンコボールと 1mm 程度の太さで長さ 2 ~ 3mm の釘をバレルの中に入れる工夫をした。手動めっき装置は手作りし、めっき薬品は自家調合した。

めっきされたセラミックに金属リードフレームを水素還元炉で約 800 の温度で銀蝨付けした。金属リードフレームは、コパル板にパターンを露光し、塩化第 2 鉄溶液で蝕刻して形成した。FP 用には 0.127mm 厚み、DIL 用は 0.25mm 厚みを用いた。封止リングには 0.25mm 厚みの板材を用いた。銀蝨付け後、金属表面に Ni 下地の上に、厚み 1 μm の Au めっきを施し、セラミックパッケージを完成させた。

このパッケージに、IC 素子 (Si) を、金箔を溶着蝨材として約 500 の温度で Au-Si 共晶 Die Bonding 接合させた。素子をピンセットで掴み、指先でピンセット先端を押さえながら擦って接合した。この工程では、温度膨張係数の異なることからパッケージや素子の割れなどの破壊不良に苦労させられた。

Die Bonding 後、素子のボンディングパッド部に径 25 μm の Al 線を、Al-Al の超音波 Bonding で接合した。素子搭載後は、空気中の水分と酸素濃度を少なくした N₂ 雰囲気ドライボックス内でキャップを乗せて、銅材料をローラ形状にした 2 つの電極から高圧電気を掛けてプラス側とマイナス側電極下部部でリングとキャップ接点での抵抗が高くなる現象を利用した点電極を行い、点溶接を順次キャップ全周で行い、封止を完成させる装置をメーカーと協同開発した。点溶接を連続的に行うことからシーム溶接法と命名した。点溶接された部分は

金属が融けるので、湿度試験や塩水噴霧試験などの環境試験に晒されると金属が酸化して信頼性が確保できなくなることから、キャップ全面にエポキシ樹脂の黒インク塗布を行ったり、Snめっき被膜を行うなどして対応した。

4. 多ピン化への対応

電卓用に使用された IC は、その後多端子化が進行し DIL 型 24 ピン、2 個の IC を搭載する 28 ピンなどを開発したが、入社 2 年後(1969 年)には 42 ピンの FPC を開発することになった。FPC42 に 9 個の IC を搭載して電話機の大きさの電卓が開発された。(図 4、図 5、図 6)

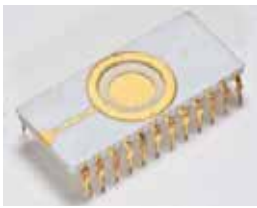


図 4 24 ピン

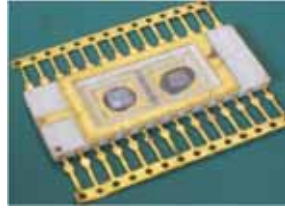


図 5 2 素子搭載型 28 ピン

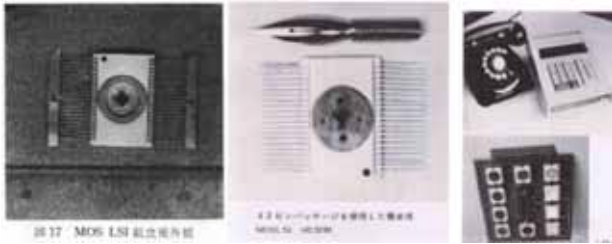


図 6 世界最初の FPC42 ピン

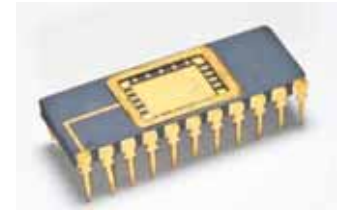
5. メモリ素子・マイコン素子への対応

1970 年台に入るとメモリ素子の大容量化に伴い素子が大型化してきた。大型素子対応のためにリードフレームをセラミックパッケージの側面にリードフレームを取り付けタイプのサイドブレード型を開発した(図 7)。メモリ素子は、DRAM 用と SRAM 用が必要で SRAM 用はより素子の端子数が多いリードフレームの列ピッチ 300 ミルから 400 ミルや 600 ミルへと拡大させて大型素子を搭載できるように工夫した。

セラミック側面に印刷するために、積層数は 4 層として 1 層の厚みも厚くして、個片プレス加工後、プレス加工で荒らされた加工部を研磨紙で平坦化加工して、多数個を重ね合わせて治具に取り付け、側面にスクリーン印刷した。印刷は左右の両面に行った。



最初の DRAM
列ピッチ 300 ミル



サイドブレード型
SRAM 用列 400 ミル

図 7 初期のメモリ用パッケージ

一方 IC 開発部隊からは、マイコン素子用や EPROM 用のパッケージ依頼がなされ、DIL 型 40 ピン、60 ピンへと多ピン化を拡大させ、60 ピンでは列ピッチを 900mil として対応させた。EPROM 用には紫外線で電子を放出消去させる必要があり、キャップに 400nm 以下の波長も透過する紫外線透過ガラスを低融点ガラスで封着する構造を設計した。紫外線透過ガラスとしてパッケージ本体と同じ線膨張係数を持つ透明アルミナ(サファイア)基板をメーカーに開発してもらって使用した(図 8、図 9)。

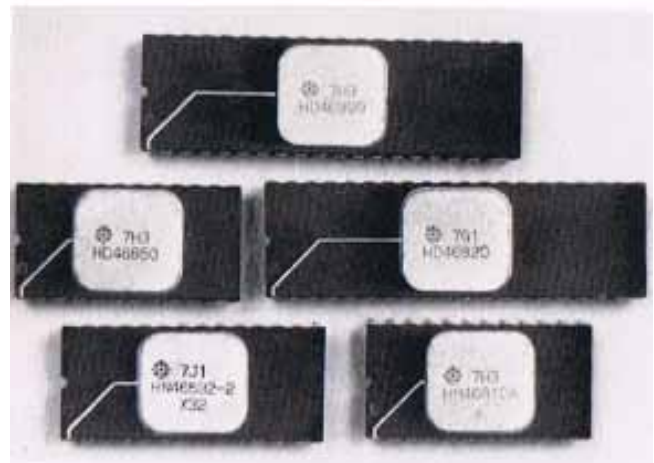


図 8 8 ビットマイコン系列



EPROM EPROM 搭載型 EPROM 内蔵 MC

図 9 紫外線透過窓付パッケージ

6. PGAの開発

1980年台に入ると大型計算機の専用論理LSI用素子の端子数は50ピン以上への要求が高まり、DIPより実装効率の高いパッケージを考える必要になり、大型計算機用LSI設計部と相談してリードピンを100milの格子状に配置するPGA(Pin Grid Array)を開発した。最初はセラミック基板にリードピンを挿入したタイプの52ピンPGAを開発して日立の大型電子計算機用論理LSI素子に適用した(図10)。

PGA型はDIL型より多端子の拡大対応が容易であることから、ゲートアレイやシステムLSIなど大型論理素子用に広く採用され1990年代前半までのシステムLSIのメインパッケージになった。1980年代後半にプリント基板を用いた量産性と低価格化・高速化対応のプラスチックPGAを開発すると米国メーカーはこぞってプラスチックPGAを採用するようになっていった。

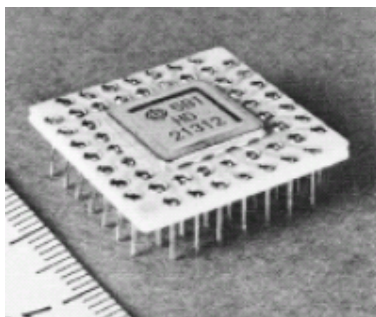


図10 世界最初の論理LSI用PGA52ピン

7. 小型高密度実装化への対応

積層セラミック技術は、高密度実装化出来る特徴を生かして腕時計ICなどにも適用した。図11はアナログ表示タイプのCMOS ICを搭載したLCC(Leadless Chip Carrier)であり、図11はデジタル腕時計用LSIに適用した例である。3層積層技術を用いて、メタライズ配線へのめっきは、無電解金めっきを採用した。素子組立後は、リードフレームを付けない構造として、シーム溶接を行い、メタライズパッド部で直接はんだ材料でプリント基板に接合する構造とした。

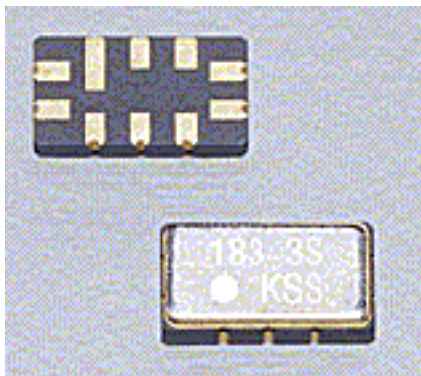


図11 腕時計IC用LCC10ピン

1980年中頃になると、デジタル腕時計用LSIの開発が盛んになり、限られた空間内に高密度実装を行うために、積層セラミックパッケージ技術を駆使して、水晶振動子・電池・トリマーコンデンサ・液晶表示パネル・リユーズなどの部品を取り付けるように工夫したパッケージを開発した。図12はその事例である。金属蓋の内部にLSIを実装した。

長方形穴部に水晶振動子、丸穴部にリチウム電池を搭載した。円周部の切込み部にはリユーズ接続部などとした。

昭和55年(1980年)頃

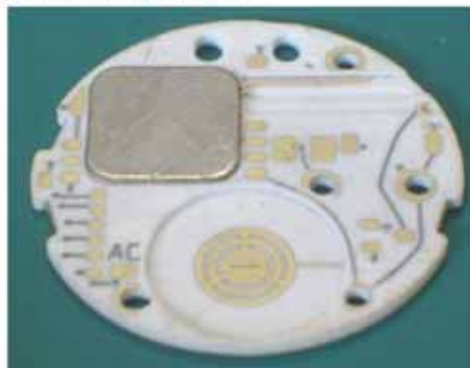


図12 デジタル腕時計LSI

8. 終わりに

ICやLSI素子搭載の積層セラミックパッケージの開発は、当時の武蔵工場が開発試作を行い、ES認定や顧客認定を行った後、量産の一部をセラミックメーカーに製造委託したことから、セラミックメーカーを通じて国内外の半導体メーカーに紹介された。ここに紹介した積層セラミック関係技術は、その後量産数量の拡大と共に、プラスチック化が実現されIC/LSI用には使われることが少なくなっているが、光センサ・光通信、SAW・水晶振動子、MEMES、高輝度LEDなどに幅広く採用され、セラミックパッケージ技術は日本が生産の多くを担っている。半導体素子の市場ニーズに合わせたパッケージ設計開発と新規実装材料は、日本が技術発信元になってきた。今後も半導体産業がパッケージ技術と共に発展することに期待したい。

なお、セラミックの導体材料は、開発当初Mo-Mnであったが、熱的安定度の高いタングステン(W)に替えた。大型計算機用LSI実装配線基板では導体金属配線の伝送ロスを少なくするためにCuやAg材料を導体として焼成温度の低い技術としてLTCC(Low Temperature Co-fired Ceramic)が日立製作所神奈川工場などで開発され、このLTCC技術は電気的特性が優れていることから無線通信周辺の実装基板材料に使われてきている。

<参考資料>

1. 日立製作所 工場史「武蔵工場20年のあゆみ」
2. 日立製作所 技術雑誌「日立評論」